

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平2-44937

⑬ Int. Cl.<sup>5</sup>

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)2月14日

H 04 L 7/02  
H 04 B 10/00

6914-5K H 04 L 7/02  
8523-5K H 04 B 9/00

Z  
B

審査請求 未請求 請求項の数 1 (全3頁)

⑮ 発明の名称 識別位相調整回路

⑯ 特 願 昭63-195621

⑰ 出 願 昭63(1988)8月5日

⑱ 発 明 者 鈴木 正 博 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑳ 代 理 人 弁理士 山川 政樹 外2名

明 細 書

1. 発明の名称

識別位相調整回路

2. 特許請求の範囲

光受信信号から抽出したタイミング信号の位相を調整し、該調整後のタイミング信号に基づき前記光受信信号の識別を行なう回路において、前記光受信信号の識別出力から符号誤り率を検出する回路と、該回路の検出出力にしたがい前記位相の調整状況を最適な方向へ可変する位相制御部とを設けたことを特徴とする識別位相調整回路。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、光信号受信回路において、光受信信号の識別位相を自動的に調整する回路に関するものである。

〔従来の技術〕

第2図に従来例のブロック図を示すとおり、入力INへ与えられた光受信信号を等化増幅部1により等化および増幅を行なつてから、識別再生部

2においてサンプリング等により論理値の識別を行ない、受信出力OUTへ送出する一方、等化増幅部1を介する光受信信号からタイミング抽出部3においてタイミング信号を抽出し、位相調整部4により固定的な位相調整を行ない、この位相調整後のタイミング信号に基づき、識別再生部2における識別時点を定めるものとなつている。

また、識別再生部2の出力は、符号誤り検出部5においてコードの誤りが検出され、この検出出力を符号誤り率計数部6により計数し、コードの誤り率が一定値以上となれば、警報表示等を行なうものとなつている。

なお、位相調整部4の位相偏移量は、製造時において、符号誤り率が最小となる値に調整のうえ固定される。

〔発明が解決しようとする課題〕

しかし、タイミング信号の位相調整状況は、当初最適な状態であつても、各部の経時変化に応じて最適な状態から不適当な状態へと推移し、特に伝送速度が1Gb/sを超える高速光受信回路の場合

BEST AVAILABLE COPY

合、位相調整状況の不適合が顕著となり、受信出力の符号誤り率が增大する欠点を生じている。

〔課題を解決するための手段〕

前述の課題を解決するため、本発明はつぎの手段により構成するものとなつてゐる。

すなわち、上述の回路において、光受信信号の識別出力から符号誤り率を検出する回路と、この回路の検出出力にしたがいタイミング信号の位相調整状況を最適な方向へ可変する位相制御部とを設けたものである。

〔作用〕

したがつて、タイミング信号の位相調整状況が常に最適となり、各部の経時変化にかかわらず符号誤り率を最低に維持できる。

〔実施例〕

以下、実施例を示す第1図のブロック図によつて本発明の詳細を説明する。

同図は、第2図とはほぼ同様な構成となつてゐるが、符号誤り率計数部6と位相調整部4との間に位相制御部7が設けてあり、計数部6の計数出力

を符号誤り率の検出出力として用い、これにしたがつて制御部7が調整部4の位相偏移量を可変し、同部4によるタイミング信号の位相調整状況を常に最適な方向へ制御するものとなつてゐる。

すなわち、位相調整部4においては、例えばバリキャップにより移相回路の位相偏移量を可変しており、バリキャップのバイアス電圧を位相制御部7が制御し、これによりタイミング信号の位相偏移量を定めると共に、制御部7は、符号誤り率計数部6の計数出力を直流のバイアス電圧へ変換し、符号誤り率が最小となるときバイアス電圧が平衡する方向へ調整部4を制御している。

したがつて、制御部7を介するフィードバックループが形成されており、各部の位相特性が経時変化等により変動しても、タイミング信号の位相調整状況が常に最適な状態として自動的に維持される。

〔発明の効果〕

以上の説明により明らかなとおり本発明によれば、符号誤り率の検出出力にしたがい、タイミン

- 3 -

グ信号の位相調整状況を最適な方向へ可変する位相制御部を設けたことにより、各部の位相特性変化に応じて位相調整状況が常に最適として維持され、符号誤り率の増大が阻止されるため、特に高速光通信の受信回路において顕著な効果が得られる。

#### 4. 図面の簡単な説明

第1図は本発明の実施例を示すブロック図、第2図は従来例のブロック図である。

2・・・識別再生部、3・・・タイミング抽出部、4・・・位相調整部、5・・・符号誤り検出部、6・・・符号誤り率計数部、7・・・位相制御部。

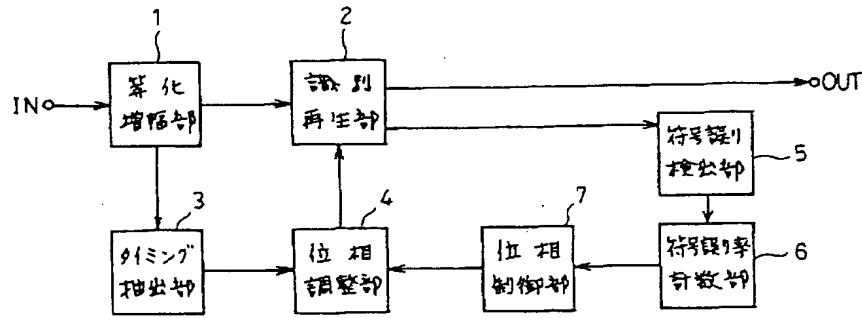
特許出願人 日本電気株式会社

代理人 山川 政 樹(ほか2名)

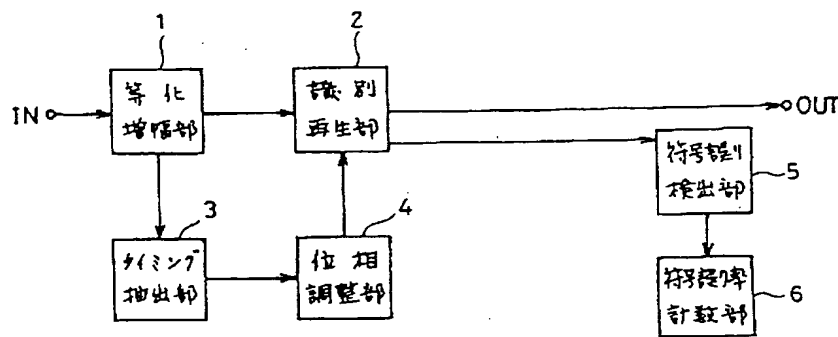
- 4 -

COPY

第 1 図



第 2 図



COPY